

回路学演習問題

- (1) 図 1 において，テブナン等価回路を求めることにより， $5[\Omega]$ の抵抗に流れる電流を求めよ．

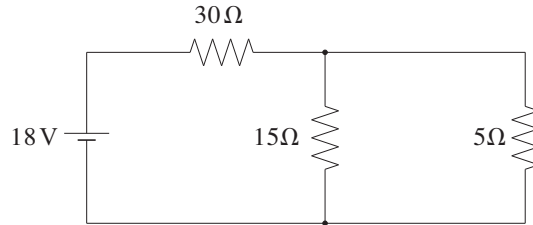


図 1: テブナンの定理の利用

- (2) 図 1 の回路にノートンの定理を適用し，電流源と並列のコンダクタンスで表せ．
- (3) 図 2 のように与えられるエミッタ接地トランジスタの小信号 T 型等価回路表現を 4 端子等価回路に変形せよ．但し， $r_E \ll r_C$ ，およびエミッタ接地電流増幅率 $\beta \equiv \frac{\alpha}{1-\alpha}$ を用いよ．

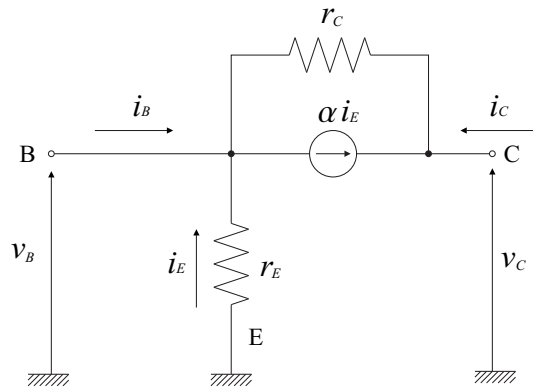


図 2: エミッタ接地トランジスタの小信号 T 型等価回路

- (4) エミッタ接地トランジスタの h パラメタを問い (3) の r_E, r_C, β で表せ．
- (5) $h_{ie} = 4[\text{k}\Omega]$ ， $h_{re} = 1.3 \times 10^{-4}$ ， $h_{fe} = 200$ ， $h_{oe} = 9[\mu\text{S}]$ なるエミッタ接地 h パラメタをもつトランジスタに， $R_L = 3.3[\text{k}\Omega]$ の負荷抵抗をつないだ．電圧利得，電力利得を求めよ．

- (6) 図3のエミッタ接地回路において、電圧利得、入力インピーダンス v_1/i_1 、出力インピーダンス v_2/i_2 を求めよ。但し h パラメタは問い(5)と同様とし、コンデンサのインピーダンスは十分小さいものとする。

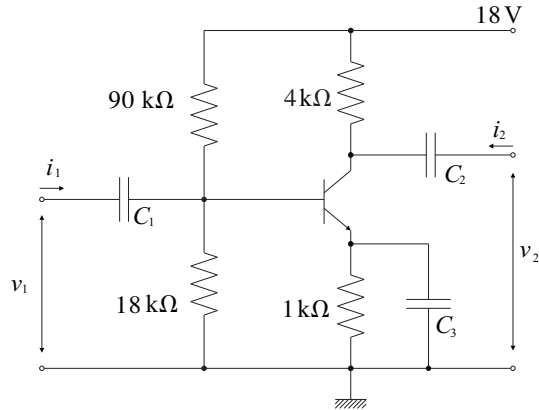


図 3: エミッタ接地トランジスタ回路

- (7) 図4のCMOS論理素子がNOT素子となることを説明せよ。

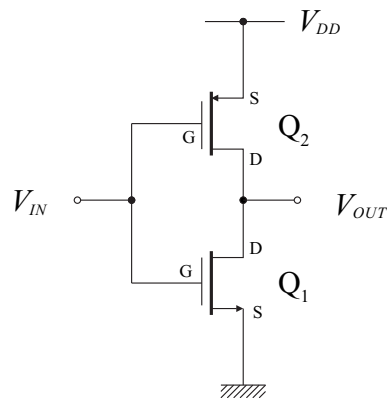


図 4: CMOS による NOT 素子

- (8) OR 回路，AND 回路，NOT 回路を使い，一致回路 (二つの入力一致すれば 1，一致しなければ 0 を出力する回路) を構成せよ。
- (9) 2 個の NAND 素子からなる SR フリップフロップの動作に関して説明せよ。

- (10) 図5の反転，非反転増幅器において v_o/v_i を求めよ．

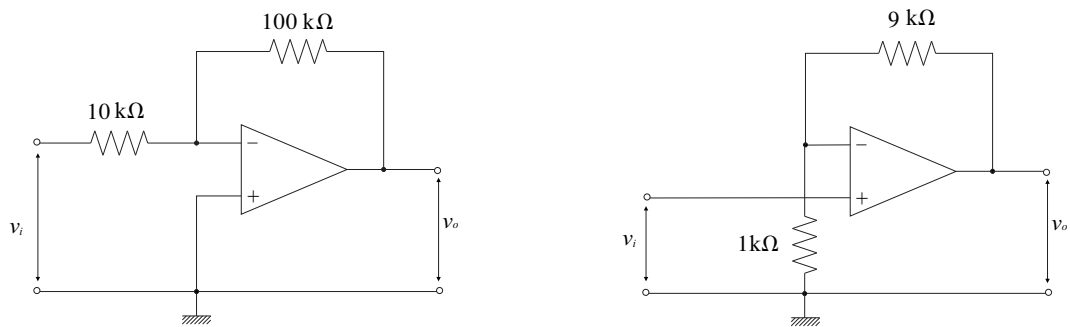


図 5: 反転増幅器，非反転増幅器

- (11) 図6の回路が差動増幅器となる (v_o が $v_1 - v_2$ に比例する) R_1, R_2, R_3, R_4 の条件を求めよ．

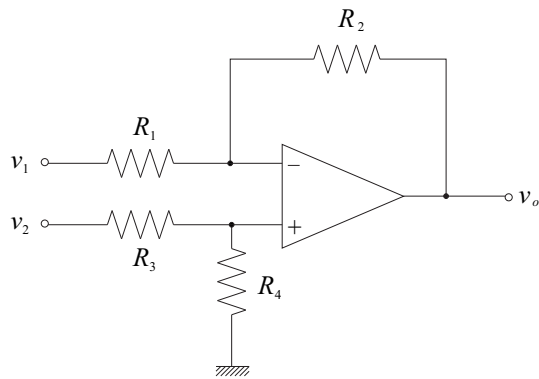


図 6: 差動増幅器

- (12) 図7の位相シフト回路の伝達関数を求めよ．何故位相シフトと呼ばれるのか．

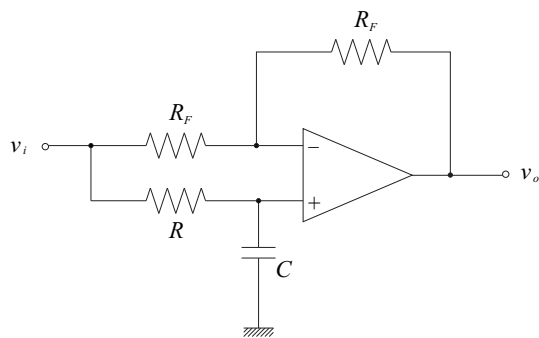


図 7: 位相シフト

(13) 図 8 で出力電圧 v_o を入力電圧 $v_1 \sim v_n$ により表せ .

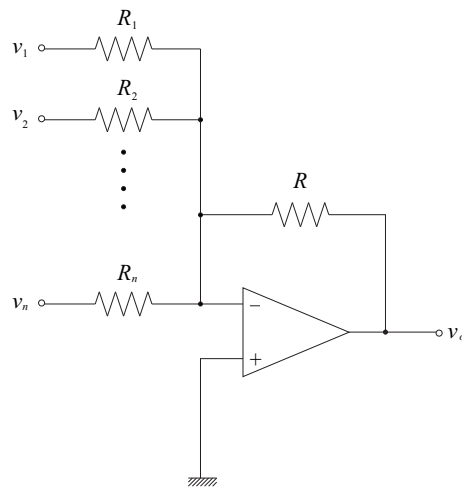


図 8: 加算回路

(14) 図 9 のようなアドミタンス $Y_1 \sim Y_5$ をもつ多重帰還回路の伝達関数を求めよ .

(15) 図 10 のウィーンブリッジ発振回路において , $C = 0.1[\mu\text{F}]$, $R = 50[\text{k}\Omega]$ の時の発振周波数を求めよ .

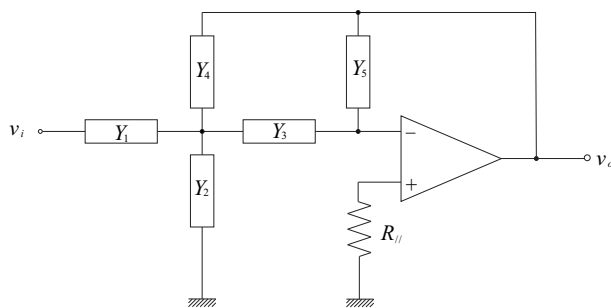


図 9: 多重帰還型能動フィルタ回路

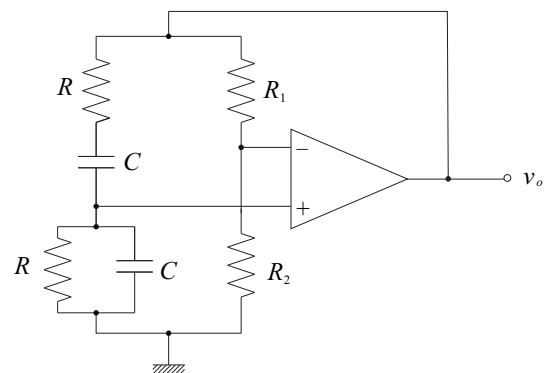


図 10: ウィーンブリッジ発振回路